

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/FR05/000720

International filing date: 25 March 2005 (25.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: FR
Number: 0403066
Filing date: 25 March 2004 (25.03.2004)

Date of receipt at the International Bureau: 13 June 2005 (13.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse



BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 08 AVR. 2005

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

A handwritten signature in black ink, appearing to read 'M. Planche', enclosed within a large, loopy oval stroke.

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint-Petersbourg
75800 PARIS cedex 08
Téléphone : 33 (0)1 53 04 53 04
Télécopie : 33 (0)1 53 04 45 23
www.inpi.fr





26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 33 (1) 53 04 53 04 Télécopie : 33 (1) 42 94 86 54

BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



REQUÊTE EN DÉLIVRANCE page 1/2



Cet imprimé est à remplir lisiblement à l'encre noire

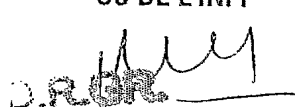
DB 540 @ W/ 210502

REMISE DES PIÈCES DATE LIEU 25 MARS 2004 N° D'ENREGISTREMENT 38 INPI GRENOBLE NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 25 MARS 2004 Vos références pour ce dossier PA1930FR <i>(facultatif)</i>		Réservé à l'INPI 1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE Cabinet Hecké World Trade Center - Europole 5, place Robert Schuman BP 1537 38025 Grenoble Cedex 1	
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie		2 NATURE DE LA DEMANDE Cochez l'une des 4 cases suivantes Demande de brevet <input checked="" type="checkbox"/> Demande de certificat d'utilité <input type="checkbox"/> Demande divisionnaire <input type="checkbox"/> Demande de brevet initiale N° _____ Date _____ ou demande de certificat d'utilité initiale N° _____ Date _____ Transformation d'une demande de brevet européen Demande de brevet initiale N° _____ Date _____	
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) Transistor à effet de champ à matériaux de source, de drain et de canal adaptés et circuit intégré comportant un tel transistor			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation _____ N° _____ Date _____ Pays ou organisation _____ N° _____ Date _____ Pays ou organisation _____ N° _____ Date _____ <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR (Cochez l'une des 2 cases) <input checked="" type="checkbox"/> Personne morale <input type="checkbox"/> Personne physique		Commissariat à l'Energie Atomique Etablissement Public de Caractère scientifique, technique et industriel 31- 33 rue de la Fédération 75752 Paris française N° de téléphone (facultatif) _____ N° de télécopie (facultatif) _____	
Nom ou dénomination sociale _____ Prénoms _____ Forme juridique _____ N° SIREN _____ Code APE-NAF _____ Domicile ou siège Rue _____ Code postal et ville _____ Pays _____ Nationalité _____ N° de téléphone (facultatif) _____ Adresse électronique (facultatif) _____		<input type="checkbox"/> S'il y a plus d'un demandeur, cochez la case et utilisez l'imprimé «Suite»	

Remplir impérativement la 2^{ème} page

BREVET D'INVENTION
CERTIFICAT D'UTILITÉ
REQUÊTE EN DÉLIVRANCE
 page 2/2

BR2

REMISE DES PIÈCES DATE 25 MARS 2004 LIEU 38 INPI GRENOBLE N° D'ENREGISTREMENT 0403066 NATIONAL ATTRIBUÉ PAR L'INPI		Réservé à l'INPI PA1930FR DB 540 W / 210502	
6 MANDATAIRE (s'il y a lieu) Nom Prénom Cabinet ou Société N° de pouvoir permanent et/ou de lien contractuel Adresse Rue Code postal et ville Pays N° de téléphone (facultatif) N° de télécopie (facultatif) Adresse électronique (facultatif)		Hecké Gérard Jouvray Marie-Andrée Cabinet Hecké (S.A.) World Trade Center - Europole 5, place Robert Schuman - BP 1537 38025 Grenoble Cedex France 04 76 84 95 45 04 76 84 95 48 hecke@dial.oleane.com	
7 INVENTEUR (S) Les demandeurs et les inventeurs sont les mêmes personnes		Les inventeurs sont nécessairement des personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non : Dans ce cas remplir le formulaire de Désignation d'inventeur(s)	
8 RAPPORT DE RECHERCHE Établissement immédiat ou établissement différé Paiement échelonné de la redevance (en deux versements)		Uniquement pour une demande de brevet (y compris division et transformation) <input checked="" type="checkbox"/> Établissement immédiat <input type="checkbox"/> Établissement différé Uniquement pour les personnes physiques effectuant elles-mêmes leur propre dépôt <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Obtenue antérieurement à ce dépôt pour cette invention (joindre une copie de la décision d'admission à l'assistance gratuite ou indiquer sa référence): AG	
10 SÉQUENCES DE NUCLEOTIDES ET/OU D'ACIDES AMINÉS Le support électronique de données est joint La déclaration de conformité de la liste de séquences sur support papier avec le support électronique de données est jointe		<input type="checkbox"/> Cochez la case si la description contient une liste de séquences <input type="checkbox"/>	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
11 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire)		VISA DE LA PRÉFECTURE OU DE L'INPI	
Gérard Hecké CPI 95-1201 Marie-Andrée Jouvray CPI 01-0410			

Transistor à effet de champ à matériaux de source, de drain et de canal adaptés et circuit intégré comportant un tel transistor

5 **Domaine technique de l'invention**

L'invention concerne un transistor à effet de champ comportant une source, un drain et un canal, constitués respectivement par des matériaux de source, de drain et de canal.

10

État de la technique

Les transistors à effet de champ réalisés sur film mince comportent classiquement une source et un drain reliés par un canal commandé par une électrode de grille. Les porteurs de charge sont ralentis par diffusion lors de leurs passages dans le canal, d'une part, et entre la source et le canal, d'autre part, ce qui limite la vitesse de commutation du transistor. Typiquement, pour résoudre ce problème, les zones de la source et du drain sont fortement dopées, ce qui nécessite une très forte activation des dopants dans les matériaux de source et de drain. Si ces matériaux sont semi-conducteurs, l'activation des dopants est plafonnée par la solubilité chimique limite des dopants dans les matériaux.

20

25

Objet de l'invention

L'invention a pour but de remédier à ces inconvénients et, en particulier, de réaliser des transistors permettant un fonctionnement plus rapide.

Selon l'invention, ce but est atteint par le fait que les matériaux de source, de drain et de canal sont choisis de manière à ce que, pour un transistor de type NMOS, l'affinité électronique du matériau de drain soit inférieure à l'affinité électronique du matériau de canal et de manière à ce que, pour un transistor de type PMOS, le niveau supérieur de la bande de valence du matériau de drain soit supérieur au niveau supérieur de la bande de valence du matériau de canal.

Selon un premier développement de l'invention, le transistor étant du type normalement passant, l'affinité électronique du matériau de source d'un transistor NMOS est supérieure à l'affinité électronique du matériau de canal dudit transistor NMOS et le niveau supérieur de la bande de valence du matériau de source d'un transistor PMOS est inférieur au niveau supérieur de la bande de valence du matériau de canal dudit transistor PMOS.

Selon un second développement de l'invention, le transistor étant du type normalement bloqué, l'affinité électronique du matériau de source d'un transistor NMOS est inférieure à l'affinité électronique du matériau de canal dudit transistor NMOS et le niveau supérieur de la bande de valence du matériau de source d'un transistor PMOS est supérieur au niveau supérieur de la bande de valence du matériau de canal dudit transistor PMOS.

L'invention a également pour but un circuit intégré, comportant des transistors à effet de champ de type PMOS et de type NMOS selon l'invention.

Description sommaire des dessins

D'autres avantages et caractéristiques ressortiront plus clairement de la description qui va suivre de modes particuliers de réalisation de l'invention
5 donnés à titre d'exemples non limitatifs et représentés aux dessins annexés, dans lesquels :

Les figures 1 à 5 illustrent un mode de réalisation particulier d'un procédé de réalisation d'un transistor selon l'invention.

Description de modes particuliers de réalisation

Les transistors selon l'invention comportent chacun un canal en un matériau prédéterminé, par exemple du silicium (Si), du germanium (Ge), du carbone
15 diamant (C diamant), de l'arséniure de gallium (GaAs) ou de l'antimoniure d'indium (InSb).

Selon l'invention, les matériaux de source et de drain des transistors NMOS
20 sont choisis en fonction de leurs affinités électroniques X_s et X_d , tandis que pour les transistors PMOS, les matériaux de source et de drain sont choisis en fonction de leurs niveaux supérieurs E_s et E_d de la bande de valence.

Le matériau de drain d'un transistor NMOS est choisi de manière à ce que
25 l'affinité électronique X_d du matériau de drain soit inférieure à l'affinité électronique X_c du matériau de canal dudit transistor NMOS ($X_d < X_c$). Le matériau de drain d'un transistor PMOS est choisi de manière à ce que le matériau de drain ait un niveau supérieur E_d de la bande de valence qui est

supérieur au niveau supérieur E_c de la bande de valence du matériau de canal dudit transistor PMOS ($E_d > E_c$).

Les transistors NMOS et PMOS peuvent être des transistors du type
5 normalement passant, indiqué par la suite par la référence (on) (abréviation du
terme anglais «normally on»), ou du type normalement bloqué, indiqué par la
suite par la référence (off) (abréviation du terme anglais «normally off»). Dans
les deux cas (on et off), le matériau de drain est choisi en appliquant les règles
précédentes respectivement aux transistors NMOS et PMOS. Pour le matériau
10 de source, on peut utiliser le même matériau que le matériau de canal. On peut
également, avantageusement, choisir un autre matériau que celui du canal. On
distingue, dans ce cas, les transistors normalement passants (on) des
transistors normalement bloqués (off).

15 Pour des transistors de type normalement passant, le matériau de source d'un
transistor NMOS est, de préférence, choisi de manière à ce que l'affinité
électronique $X_s(\text{on})$ du matériau de source soit supérieure à l'affinité
électronique $X_c(\text{on})$ du matériau de canal dudit transistor NMOS
($X_s(\text{on}) > X_c(\text{on})$). Le niveau supérieur $E_s(\text{on})$ de la bande de valence du
20 matériau de source d'un transistor PMOS, normalement passant, est, de
préférence, inférieur au niveau supérieur $E_c(\text{on})$ de la bande de valence du
matériau de canal dudit transistor PMOS ($E_s(\text{on}) < E_c(\text{on})$).

25 Pour des transistors de type normalement bloqué (off), le matériau de source
d'un transistor NMOS est, de préférence, choisi de manière à ce que l'affinité
électronique $X_s(\text{off})$ du matériau de source soit inférieure à l'affinité électronique
 $X_c(\text{off})$ du matériau de canal dudit transistor NMOS ($X_s(\text{off}) < X_c(\text{off})$). Le niveau
supérieur $E_s(\text{off})$ de la bande de valence du matériau de source d'un transistor

PMOS, normalement bloqué, est, de préférence, supérieur au niveau supérieur $E_c(\text{off})$ de la bande de valence du matériau de canal dudit transistor PMOS ($E_s(\text{off}) > E_c(\text{off})$).

5 Ces règles permettent d'adapter les matériaux de drain et de source au matériau de canal de manière à rendre le transistor plus performant. En particulier, en choisissant un matériau de source adapté différent de celui du canal, la vitesse des porteurs de charge dans le canal est alors automatiquement supérieure à la vitesse de dérive de référence qui est la

10 vitesse obtenue si le matériau de la source est de même nature chimique que le matériau du canal mais fortement dopé de type inverse. De plus, la vitesse des porteurs de charge dans la source est supérieure à la vitesse des porteurs dans le canal. Le matériau de drain est différent du matériau de canal et le matériau de source peut être différent du matériau de canal. Ainsi, les matériaux de

15 source et de drain peuvent être différents entre eux.

Le tableau 1 indique, en électronvolt, l'affinité électronique X et le niveau supérieur E de la bande de valence de différents matériaux pouvant être utilisés pour la réalisation de transistors à effet de champ.

20

Matériau	Affinité électronique X	Niveau supérieur E de la bande de valence
Si	-4,05	-5,17
Ge	-4,13	-4,79
GaAs	-4,07	-5,49
C diamant	0	-5,47
InSb	-4,59	-4,75

Tableau 1

Pour les transistors NMOS, lorsque le canal est, par exemple, en silicium (affinité électronique X de $-4,05\text{eV}$), le drain peut être, par exemple, en germanium ($X=-4,13\text{eV}$), en arséniure de gallium ($X=-4,07\text{eV}$) ou en antimoniure d'indium ($X=-4,59\text{eV}$). Dans tous les cas, l'affinité électronique X_d du matériau de drain est ainsi inférieure à l'affinité électronique X_c du matériau de canal ($X_d < X_c$). Pour un transistor NMOS normalement passant, le canal étant en silicium, la source peut, par exemple, être en carbone diamant (affinité électronique X de 0eV). Ainsi, l'affinité électronique $X_{s(on)}$ du matériau de source est supérieure à l'affinité électronique $X_{c(on)}$ du matériau de canal ($X_{s(on)} > X_{c(on)}$).

Le tableau 2 indique différentes combinaisons préférentielles de matériaux de source et de drain pour un matériau de canal donné d'un transistor NMOS normalement passant.

Matériau de canal	Matériau de source N	Matériau de drain N
Si	Si, C diamant	Ge, GaAs, InSb
Ge	Ge, Si, GaAs, C diamant	InSb
GaAs	GaAs, C diamant, Si	Ge, InSb
C diamant	C diamant	Si, Ge, GaAs, InSb
InSb	InSb, Si, Ge, GaAs, C diamant	-

Tableau 2

Pour les transistors PMOS, lorsque le canal est, par exemple, en silicium (niveau supérieur E de la bande de valence de $-5,17\text{eV}$), le drain peut être, par exemple, en germanium ($E=-4,79\text{eV}$) ou en antimoniure d'indium ($E=-4,75\text{eV}$).

Dans tous les cas, le niveau supérieur E_d de la bande de valence du matériau de drain est ainsi supérieur à celui (E_c) du matériau de canal ($E_d > E_c$). Pour un transistor PMOS normalement passant, le canal étant en silicium, la source peut, par exemple, être en arséniure de gallium ($E = -5,49\text{eV}$) ou en carbone diamant ($E = -5,47\text{eV}$), ce qui correspond à la condition $E_s(\text{on}) < E_c(\text{on})$.

Le tableau 3 indique différentes combinaisons préférentielles de matériaux de source et de drain pour un matériau de canal donné d'un transistor PMOS normalement passant.

Matériau de canal	Matériau de source P	Matériau de drain P
Si	Si, GaAs, C diamant	Ge, InSb
Ge	Ge, Si, GaAs, C diamant	InSb
GaAs	GaAs	Si, Ge, C diamant, InSb
C diamant	C diamant, GaAs	Si, Ge, InSb
InSb	InSb, Si, Ge, GaAs, C diamant	-

Tableau 3

Dans le cas des transistors normalement bloqués, les conditions pour le matériau de source sont les mêmes que les conditions pour le matériau de drain, c'est-à-dire $X_s(\text{off}) < X_c(\text{off})$ ($X_d < X_c$) pour un transistor NMOS et $E_s(\text{off}) > E_c(\text{off})$ ($E_d > E_c$) pour un transistor PMOS. Les matériaux de drain des transistors normalement bloqués NMOS et PMOS sont, comme indiqué précédemment, choisis en appliquant respectivement les mêmes règles que pour les transistors normalement passants.

Ainsi, pour un transistor NMOS normalement bloqué, lorsque le canal est en silicium, les matériaux de source et de drain sont choisis, par exemple, parmi le germanium, l'arséniure de gallium et l'antimoniure d'indium. On peut choisir le même matériau pour la source et le drain. Ce choix permet de faciliter la réalisation technologique du transistor.

Le tableau 4 indique différentes combinaisons préférentielles de matériaux de source et de drain pour un matériau de canal donné d'un transistor NMOS normalement bloqué.

Matériau de canal	Matériau de source N	Matériau de drain N
Si	Si, Ge, GaAs, InSb	Ge, GaAs, InSb
Ge	Ge, InSb	InSb
GaAs	GaAs, Ge, InSb	Ge, InSb
C diamant	C diamant, Si, Ge, GaAs, InSb	Si, Ge, GaAs, InSb
InSb	InSb	-

Tableau 4

Pour les transistors PMOS normalement bloqués, lorsque le canal est en silicium, les matériaux de source et de drain sont choisis, par exemple, parmi le germanium et l'antimoniure d'indium. On choisit, de préférence, le même matériau pour la source et le drain.

Le tableau 5 indique différentes combinaisons préférentielles de matériaux de source et de drain pour un matériau de canal donné d'un transistor PMOS normalement bloqué.

Matériau de canal	Matériau de source P	Matériau de drain P
Si	Si, Ge, InSb	Ge, InSb
Ge	Ge, InSb	InSb
GaAs	GaAs, Si, Ge, C diamant, InSb	Si, Ge, C diamant, InSb
C diamant	C diamant, Si, Ge, InSb	Si, Ge, InSb
InSb	InSb	-

Tableau 5

L'invention n'est pas limitée aux combinaisons de matériaux indiquées ci-dessus, mais s'applique quels que soient les matériaux susceptibles de former un canal, une source ou un drain d'un transistor à effet de champ, dès lors que les deux conditions précitées sont remplies. Les matériaux de source et de drain peuvent également être dopés ou non afin d'améliorer encore les performances du transistor.

Dans un mode de réalisation particulier d'un procédé de réalisation d'un transistor selon l'invention, une première couche 1 destiné à constituer le canal est déposée sur un substrat 2, comme représenté à la figure 1. Le substrat peut comporter, à sa surface, une couche mince isolante, par exemple une couche en oxyde ayant une forte constante diélectrique, par exemple de l'alumine. Puis, on dépose une couche isolante de grille 3 sur la première couche 1. Ensuite, une couche conductrice 4 est déposée sur la couche isolante de grille 3. Comme représenté à la figure 1, la couche conductrice 4 peut être constituée par la superposition d'une première couche 4a conductrice et d'une seconde couche 4b, conductrice ou non, qui peut être utilisée comme couche de masquage à la gravure. La couche 4a conductrice peut être déposée par dépôt chimique en phase gazeuse basse pression ou par épitaxie. Une étape de

gravure permet de délimiter la couche conductrice 4 latéralement, par l'intermédiaire d'un masque (non-représenté), de manière à former l'électrode de grille 5. Ensuite, le dépôt d'un matériau isolant sur les flancs de l'électrode de grille 5 permet de constituer un isolant latéral 6 de l'électrode de grille 5.

5 L'isolant électrique latéral 6 peut être réalisé par dépôt, autour de l'électrode de grille 5, d'une couche ayant une épaisseur correspondant à l'épaisseur de la couche conductrice 4, suivi par une gravure par l'intermédiaire d'un masque (non-représenté).

10 Sur la figure 2 est représentée la gravure de la couche isolante de grille 3 dans les zones du substrat 2 non recouvertes par l'électrode de grille 5 et l'isolant 6. Cette gravure peut être réalisée en utilisant des mélanges chlorés et une technique de type cathode chaude.

15 La gravure de la première couche 1, représentée à la figure 3, permet de délimiter latéralement le canal 7. La première couche 1 peut être gravée par gravure anisotrope ou isotrope, comme représenté à la figure 3. Par gravure isotrope, on obtient un retrait 8 de la première couche 1 sous la couche isolante de grille 3, de préférence jusque sous l'électrode de grille 5. La gravure
20 anisotrope peut être effectuée par gravure ionique réactive.

Sur la figure 4 est représenté le dépôt sur le substrat 2, de part et d'autre du canal 7, par exemple par épitaxie, des matériaux de source 9a et de drain 9b, destinés à constituer respectivement la source et le drain.

25

Une gravure anisotrope des matériaux de source 9a et de drain 9b dans les zones du substrat 2 non recouvertes par l'électrode de grille 5 et l'isolant latéral 6 permet de délimiter latéralement les matériaux de source 9a et de drain 9b et de former la source 10 et le drain 11, comme représenté à la figure 5. La

gravure du matériau semi-conducteur permet en particulier d'obtenir un transistor de faible taille. La fabrication du transistor se termine par la formation d'éléments de contact reliés à la source 10 et au drain 11, par dépôt d'un métal 12 sur le substrat 2, planarisation, par exemple par voie mécano-chimique, et gravure du métal 12.

Lorsque la source 10 et le drain 11 d'un transistor sont constitués de matériaux différents, le procédé de fabrication du transistor comporte, de préférence, le dépôt, sur le substrat 2, à l'emplacement destiné au drain 11, d'un premier masque et le dépôt, sur le substrat 2, du matériau de source 9a. Le premier masque peut être, par exemple, un masque minéral en silice (SiO_2), déposé par dépôt chimique en phase gazeuse. Le dépôt du matériau de source 9a peut être réalisé par épitaxie. Ensuite, le premier masque est retiré, par exemple par l'intermédiaire d'une solution d'acide fluorhydrique (HF), et un second masque, par exemple en silice, est déposé sur le matériau de source 9a. Puis, le matériau de drain 9b est déposé, par exemple par épitaxie, et le second masque est retiré. On peut ensuite graver de façon anisotrope les matériaux 9a et 9b pour délimiter respectivement la source 10 et le drain 11, comme précédemment. Le transistor ainsi obtenu peut être enrobé par une couche épaisse en silice, dans laquelle on forme les contacts.

L'invention s'applique plus particulièrement à la réalisation d'un circuit intégré comportant, de préférence, des transistors à effet de champ de type PMOS et des transistors de type NMOS selon l'invention.

Revendications

1. Transistor à effet de champ comportant une source, un drain et un canal, constitués respectivement par des matériaux de source, de drain et de canal, transistor caractérisé en ce que les matériaux de source, de drain et de canal sont choisis de manière à ce que, pour un transistor de type NMOS, l'affinité électronique (X_d) du matériau de drain soit inférieure à l'affinité électronique (X_c) du matériau de canal et de manière à ce que, pour un transistor de type PMOS, le niveau supérieur (E_d) de la bande de valence du matériau de drain soit supérieur au niveau supérieur (E_c) de la bande de valence du matériau de canal.

2. Transistor selon la revendication 1, caractérisé en ce que les matériaux de source et de canal du transistor sont les mêmes.

3. Transistor selon la revendication 1, caractérisé en ce que, le transistor étant du type normalement passant, l'affinité électronique (X_s) du matériau de source d'un transistor NMOS est supérieure à l'affinité électronique (X_c) du matériau de canal dudit transistor NMOS et le niveau supérieur (E_s) de la bande de valence du matériau de source d'un transistor PMOS est inférieur au niveau supérieur (E_c) de la bande de valence du matériau de canal dudit transistor PMOS.

4. Transistor selon la revendication 1, caractérisé en ce que, le transistor étant du type normalement bloqué, l'affinité électronique (X_s) du matériau de source d'un transistor NMOS est inférieure à l'affinité électronique (X_c) du matériau de canal dudit transistor NMOS et le niveau supérieur (E_s) de la bande de valence du matériau de source d'un transistor PMOS est supérieur au niveau supérieur (E_c) de la bande de valence du matériau de canal dudit transistor PMOS.

5. Circuit intégré, caractérisé en ce qu'il comporte des transistors à effet de champ de type PMOS et de type NMOS selon l'une quelconque des revendications 1 à 4.

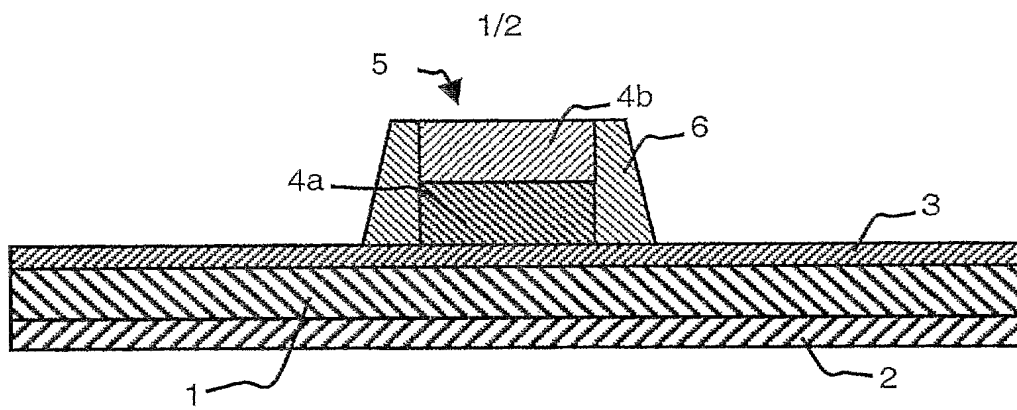


Figure 1

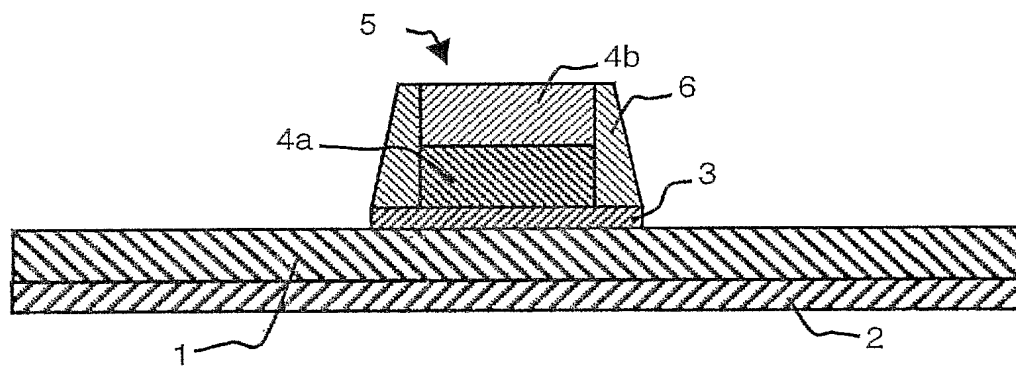


Figure 2

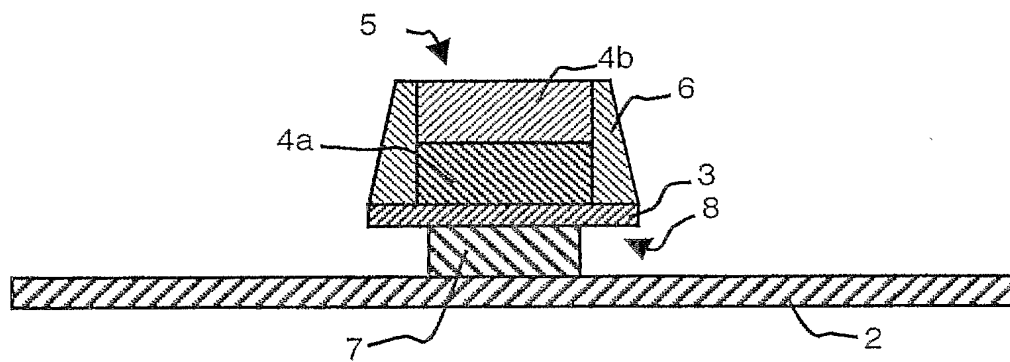


Figure 3

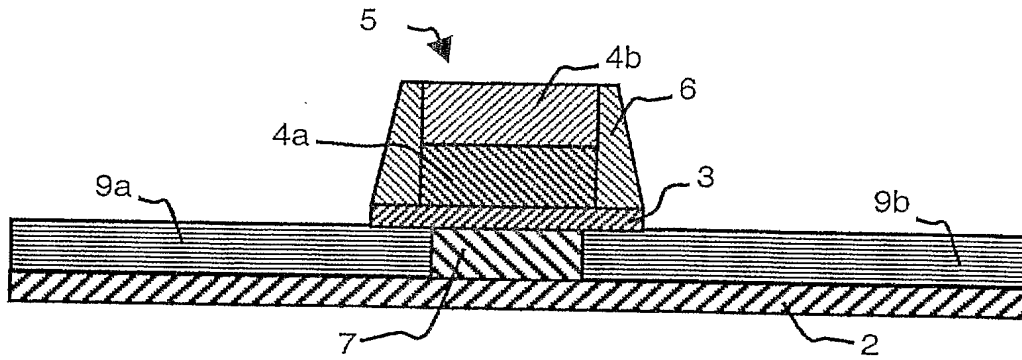


Figure 4

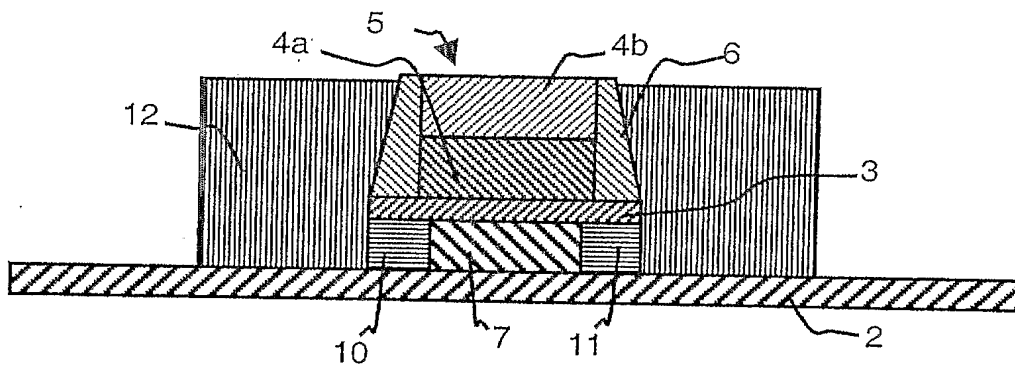


Figure 5

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 33 (1) 53 04 53 04 Télécopie : 33 (1) 42 94 86 54

DÉSIGNATION D'INVENTEUR(S) Page N° 1/ 1

(À fournir dans le cas où les demandeurs et
les inventeurs ne sont pas les mêmes personnes)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 © W / 270601

Vos références pour ce dossier (facultatif)		PA1930FR
N° D'ENREGISTREMENT NATIONAL		0403066
TITRE DE L'INVENTION (200 caractères ou espaces maximum)		
Transistor à effet de champ à matériaux de source, de drain et de canal adaptés et circuit intégré comportant un tel transistor		
LE(S) DEMANDEUR(S) :		
Commissariat à l'Energie Atomique		
DESIGNE(NT) EN TANT QU'INVENTEUR(S) :		
1	Nom	Deleonibus
	Prénoms	Simon
Adresse	Rue	40, Allée des Giteaux La Chanteraie
	Code postal et ville	38640 Claix
Société d'appartenance (facultatif)		
2	Nom	
	Prénoms	
Adresse	Rue	
	Code postal et ville	
Société d'appartenance (facultatif)		
3	Nom	
	Prénoms	
Adresse	Rue	
	Code postal et ville	
Société d'appartenance (facultatif)		
S'il y a plus de trois inventeurs, utilisez plusieurs formulaires. Indiquez en haut à droite le N° de la page suivi du nombre de pages.		
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)		
Gérard Hecké CPI 95-1201		Marie-Andrée Jouvray CPI 01-0410



100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

100

